



Codice VP 04/2023  
Prot. n. 636 del 15/03/2023  
Rep. n.135/2023

Id. 236/VP  
[mod.5v]

**AVVISO DI CONFERIMENTO DI COLLABORAZIONE**  
**RISERVATO AL SOLO PERSONALE DIPENDENTE DELL'UNIVERSITA' LA SAPIENZA**

**Docente proponente: MAURO OLIVIERI**

- VISTO** l'art. 7, comma 6 del D.Lgs. n. 165/2001 (e sue successive modificazioni ed integrazioni);
- VISTO** l'art. 5 del Regolamento per il conferimento di incarichi individuali di lavoro autonomo a soggetti esterni all'Ateneo in vigore presso l'Università degli Studi di Roma "La Sapienza";
- VISTA** la richiesta di attivazione della procedura diretta al conferimento di un incarico di lavoro autonomo presentata dal prof. **MAURO OLIVIERI**
- CONSIDERATA** la necessità di procedere alla verifica preliminare in ordine all'impossibilità di oggettiva di utilizzare il personale dipendente all'interno dell'Università per il conferimento del suddetto incarico;
- VISTA** la delibera del Consiglio di Dipartimento del **10/03/2023**

si rende noto che il Dipartimento di Ingegneria dell'informazione, elettronica e telecomunicazioni intende conferire n. **1 incarico** per lo svolgimento di un'attività di collaborazione a titolo gratuito.

**OGGETTO DELLA PRESTAZIONE:**

Sviluppo prototipazione e testing di unita' di elaborazione digitale

**DESCRIZIONE DELLA PRESTAZIONE:**

Sviluppo IP digitali aritmetiche in SystemVerilog su tecnologie nanometriche;  
Prototipazione e testing di IP digitali relative a processori RISC-V su FPGA;  
Partecipazione su base settimanale ai meeting tecnici del progetto con i partner esteri;  
Stesura documentazione tecnica e deliverable per la Commissione Europea.

**COMPETENZE DEL PRESTATORE:**

Dottorato di ricerca: Ingegneria Elettronica o equivalente  
Laurea magistrale/specialistica: Ingegneria Elettronica o equivalente  
Laurea triennale: Ingegneria Elettronica o equivalente  
Altri titoli richiesti: Esperienza di sviluppo IP digitali aritmetiche in SystemVerilog su tecnologie nanometriche.  
Esperienza di prototipazione e testing di IP digitali relative a processori RISC-V su FPGA.  
Titoli valutabili: Progressi contratti e/o assegni di ricerca con enti pubblici di ricerca italiani o esteri su tematiche inerenti l'incarico richiesto, per una durata totale di almeno 5 anni anche non consecutivi.



**SAPIENZA**  
UNIVERSITÀ DI ROMA

**Dipartimento di Ingegneria dell'informazione, elettronica e telecomunicazioni**

Esperienza di partecipazione in progetti di ricerca finanziati dall'unione Europea

**DURATA E IMPEGNO PREVISTO:**

Durata: **7 mesi**

**PUBBLICAZIONE:**

Il presente avviso sarà inserito sul portale della Trasparenza di Ateneo dal **15/03/2023** al **20/03/2023 23:59**.

Coloro i quali siano interessati alla collaborazione dovranno far pervenire al Direttore del Dipartimento di Ingegneria dell'informazione, elettronica e telecomunicazioni, entro il termine sopra indicato, la propria candidatura con allegato curriculum vitae, redatto in conformità al vigente modello europeo - D.lgs. 33/2013 (artt. 10, 14, 15, 15bis, 27), e parere favorevole del Responsabile della Struttura di incardinazione, al seguente indirizzo email: **mariaelisabetta.dessj@uniroma1.it**.

Roma, **15/03/2023**

F.to Il Direttore  
prof. MASSIMO PANELLA

Firma autografa sostituita a mezzo stampa ai  
sensi dell'art. 3, comma 2, del D.Lgs. 39/93