



Codice ICE-VP 05/2021
Prot. n. 461 del 25/02/2021
Rep. n.122/2021

Id. 63/VP
[mod.5v]

**AVVISO DI CONFERIMENTO DI COLLABORAZIONE
RISERVATO AL SOLO PERSONALE DIPENDENTE DELL'UNIVERSITA' LA SAPIENZA**

Docente proponente: MAURO OLIVIERI

- VISTO** l'art. 7, comma 6 del D.Lgs. n. 165/2001 (e sue successive modificazioni ed integrazioni);
- VISTO** l'art. 5 del Regolamento per il conferimento di incarichi individuali di lavoro autonomo a soggetti esterni all'Ateneo in vigore presso l'Università degli Studi di Roma "La Sapienza";
- VISTA** la richiesta di attivazione della procedura diretta al conferimento di un incarico di lavoro autonomo presentata dal prof. **MAURO OLIVIERI**
- CONSIDERATA** la necessità di procedere alla verifica preliminare in ordine all'impossibilità di oggettiva di utilizzare il personale dipendente all'interno dell'Università per il conferimento del suddetto incarico;
- VISTA** la delibera del Consiglio di dipartimento del **24/02/2021**

si rende noto che il Dipartimento di Ingegneria dell'informazione, elettronica e telecomunicazioni intende conferire n. **1 incarico** per lo svolgimento di un'attività di collaborazione a titolo gratuito.

OGGETTO DELLA PRESTAZIONE:

Sintesi e ottimizzazione RTL su FPGA e ASIC di acceleratori di calcolo riconfigurabili

DESCRIZIONE DELLA PRESTAZIONE:

L'attività prevede:

- lo sviluppo RTL di acceleratori riconfigurabili;
- lo sviluppo di script di verifica hardware e software;
- la verifica tramite simulazione in ambiente QuestaSim;
- la prototipazione su FPGA in ambiente Vivado;
- la sintesi per implementazione su ASIC;
- test hardware e software su scheda basata su FPGA

COMPETENZE DEL PRESTATORE:

Dottorato di ricerca: Ingegneria Elettronica o equivalente

Laurea magistrale: Ingegneria Elettronica

Laurea triennale: Ingegneria Elettronica

Altri titoli richiesti: Esperienza documentata su tool di sintesi FPGA e ASIC e sviluppo hardware RTL



SAPIENZA
UNIVERSITÀ DI ROMA

Dipartimento di Ingegneria dell'informazione, elettronica e telecomunicazioni

Titoli valutabili: Assegni di Ricerca, Contratti di collaborazione con Enti di Ricerca.

Esperienza documentata nell'ambito di progetti inerenti processori RISC-V.

DURATA E IMPEGNO PREVISTO:

Durata: **7 mesi**

PUBBLICAZIONE:

Il presente avviso sarà inserito sul proprio sito web e sul portale della Trasparenza di Ateneo

dal **25/02/2021** al **02/03/2021 23:59**.

Coloro i quali siano interessati alla collaborazione dovranno far pervenire al Direttore del Dipartimento di Ingegneria dell'informazione, elettronica e telecomunicazioni, entro il termine sopra indicato, la propria candidatura con allegato curriculum vitae, redatto in conformità al vigente modello europeo - D.lgs. 33/2013 (artt. 10, 14, 15, 15bis, 27), e parere favorevole del Responsabile della Struttura di incardinazione, al seguente indirizzo email: **alessandra.pelorosso@uniroma1.it**.

Roma, **25/02/2021**

F.to Il Direttore
prof. MARCO LISTANTI

Firma autografa sostituita a mezzo stampa ai
sensi dell'art. 3, comma 2, del D.Lgs. 39/93