



Procedura di valutazione ai sensi dell'Art. 11 del Regolamento dei Ricercatori a Tempo Determinato Tipologia B, ai fini della chiamata nel ruolo di Professore di II fascia (ex art. 24, comma 5, legge 240/2010)

SC: 09/E3, SSD: ING-INF/01 – ELETTRONICA

La Commissione per la procedura valutativa di chiamata a Professore di Seconda Fascia del Dott. Pietro Monsurrò, già ricercatore con contratto a Tempo Determinato Tipologia B inquadrato nel SSD ING-INF/01, nominata con delibera del Consiglio di Dipartimento del 22/05/2023 e composta dai Proff. Giampiero de Cesare, Antonio d'Alessandro e Giuseppe Scotti, si riunisce il giorno 13 giugno 2023 alle ore 10:00 presso i locali del Dipartimento di Ingegneria dell'Informazione, Elettronica e Telecomunicazioni dell'Università di Roma "La Sapienza". La commissione al suo interno sceglie come Presidente il Prof. Giampiero de Cesare e come Segretario il Prof. Giuseppe Scotti.

I Commissari esaminano attentamente i documenti presentati dal Candidato in merito alla procedura in parola e dopo approfondita discussione redigono la seguente valutazione.

Il Dott. Pietro Monsurrò è Ricercatore a Tempo Determinato di tipo B (ex art. 24 c. 5 della legge 30 dicembre 2010 n. 240) presso il Dipartimento di Ingegneria dell'Informazione, Elettronica e Telecomunicazioni dell'Università di Roma "La Sapienza" dal 15/10/2020, inquadrato nel SSD ING-INF/01 e in possesso dell'Abilitazione Scientifica Nazionale a professore di seconda fascia per il Settore Concorsuale 09/E3 conseguita in data 28/08/2018 e relativa al V quadrimestre del bando DD 1532/2016.

L'attività didattica del Dott. Monsurrò durante il periodo di Ricercatore a tempo determinato di tipo B ha compreso i seguenti insegnamenti:

- A.A. 2020/2021,
 - o "Misure Elettriche", Corso di Laurea in Ingegneria dell'Informazione , Sapienza Università di Roma, (sede di Latina), 3 CFU su un totale di 6CFU (30 ore frontali).
 - o "Elettronica II", Corso di Laurea in Ingegneria dell'Informazione , Sapienza Università di Roma, (sede di Latina), 6 CFU su un totale di 9CFU (60 ore frontali).
- A.A. 2021/2022,
 - o "Complementi di Elettronica", Corso di Laurea in Ingegneria dell'Informazione , Sapienza Università di Roma, (sede di Latina), 6 CFU (60 ore frontali).



- “Elettronica II”, Corso di Laurea in Ingegneria dell’Informazione , Sapienza Università di Roma, (sede di Latina), 6 CFU su un totale di 9CFU (60 ore frontali).
- A.A. 2022/2023,
 - “Complementi di Elettronica”, Corso di Laurea in Ingegneria dell’Informazione , Sapienza Università di Roma, (sede di Latina), 6 CFU (60 ore frontali).
 - “Elettronica II”, Corso di Laurea in Ingegneria dell’Informazione , Sapienza Università di Roma, (sede di Latina), 6 CFU su un totale di 9CFU (60 ore frontali).

Nello stesso periodo il Dott. Pietro Monsurrò ha svolto le attività di supporto alla didattica, inclusi seminari ed esercitazioni, e attività di servizio agli studenti per i seguenti insegnamenti al di fuori di quelli tenuti, per un totale di ore non inferiore a 350 ore/anno:

- Attività di supporto e seminariale per i corsi di “Elettronica Analogica con Applicazioni”, “Progetto di circuiti integrati”, “Elettronica dei sistemi spaziali”, di titolarità dei Prof. Alessandro Trifiletti, Francesco Centurelli e Pasquale Tommasino, nell’ambito del SSD ING-INF/01. Per gli stessi corsi ha inoltre svolto attività di ricevimento e tutoraggio e agli studenti e supervisione dei progetti di esame (tesine e ricerche guidate).
- Attività di tutoraggio e supporto agli studenti che svolgono la loro Tesi di Laurea e di Dottorato presso il Laboratorio di Microelettronica (responsabile Prof. Alessandro Trifiletti).
- Partecipazione come membro delle Commissioni di Esame per i seguenti insegnamenti del SSD ING-INF/01:
 - “Complementi di Elettronica”, corso di Laurea in Ingegneria dell’Informazione;
 - “Elettronica II”, corso di Laurea in Ingegneria dell’Informazione;
 - “Elettronica II”, corso di Laurea in Ingegneria Elettronica (Titolare Prof. Alessandro Trifiletti);
 - “Elettronica Analogica con applicazioni”, corso di Laurea Magistrale in Ingegneria Elettronica (Titolare Prof. Alessandro Trifiletti);
 - “Progetto di circuiti integrati”, corso di Laurea Magistrale in Ingegneria Elettronica (Titolare Prof. Francesco Centurelli);
 - “Elettronica dei sistemi spaziali”, corso di Laurea Magistrale in Ingegneria Spaziale ed Aeronautica (Titolare Prof. Pasquale Tommasino);
 -
- Partecipazione come membro delle Commissioni di Laurea in Ingegneria dell’informazione.

In base alle informazioni soprariportate la Commissione valuta l’attività didattica, la didattica integrativa e il servizio agli studenti, svolti dal Dott. Pietro Monsurrò durante il contratto di Ricercatore a Tempo Determinato di Tipologia B congrui con l’attività del SSD ING-INF/01 e di ottima qualità.



L'attività di ricerca del Dott. Pietro Monsurrò durante il periodo di Ricercatore a Tempo Determinato di Tipologia B ha riguardato le seguenti tematiche:

- Analisi e progetto di convertitori A/D time-interleaved innovativi;

I convertitori A/D veloci servono a digitalizzare segnali da decine di GHz di banda, per applicazioni quali la strumentazione (oscilloscopi), le comunicazioni ottiche, e il rilevamento spettrale a larga banda delle emissioni a microonde.

Da diversi anni il candidato sta investigando un'architettura innovativa di convertitore A/D multi-canale di tipo time-interleaved, che consente di ridurre le specifiche sia di frequenza di campionamento che di banda analogica degli ADC dei singoli canali, e che può essere calibrato per l'eliminazione delle spurie dovute ai mismatch come un time-interleaved convenzionale, tramite filtri FIR poly-phase tempo-varianti (ciclo-stazionari). Varie pubblicazioni del candidato a rivista e conferenza hanno investigato le tecniche di calibrazione, i modelli analitici, e varianti dell'architettura di base per aumentare il numero di canali. Ad esempio, è possibile arrivare a 40GS/s di frequenza di campionamento con 2 ADC da 20GS/s, oppure 4 da 10GS/s, oppure 8 da 5GS/s, e così via.

- Circuiti low-voltage low-power ad alta efficienza energetica;

Con lo scaling delle tecnologie CMOS e lo sviluppo di applicazioni mobili e portatili e di tecniche di energy harvesting, è diventato necessario progettare circuiti CMOS integrati che impiegano dispositivi a basso guadagno (per effetti di canale corto) con bassa tensione di alimentazione (low-voltage) e che consumino il meno possibile a parità di prestazioni (low-power).

Le attività riguardanti i circuiti low-voltage low-power hanno prodotto sviluppi dell'OTA basato su amplificatori in corrente. Si tratta di sviluppi dell'idea presentata in passato dal candidato per aumentare le figure di merito (FOM) di un amplificatore operazionale, migliorando guadagno, banda e slew-rate a parità di consumo e carico capacitivo in uscita tramite l'impiego di stadi di amplificazione in corrente. Le tecniche si possono applicare a circuiti ultra-low-voltage (ULV) anche con 0.3V di alimentazione, e producono notevoli miglioramenti delle caratteristiche dell'operazionale. A queste tensioni è anche fondamentale la robustezza, e quindi vanno impiegate tecniche per migliorare il CMRR del dispositivo.

- Calibrazione nonlineare di sistemi elettronici.

Lo sviluppo delle tecnologie digitali consente di spostare la complessità implementativa dei sistemi elettronici dalla parte analogica e a radiofrequenza alla parte digitale. Ciò consente di sfruttare lo scaling delle tecnologie e di aumentare la flessibilità, programmabilità e adattabilità dei componenti. Un aspetto fondamentale di questo processo è la possibilità di migliorare la linearità di un dispositivo elettronico simulando e stimando nel dominio digitale il suo modello inverso. Il problema principale è che non esiste un modello nonlineare universale, e i vari modelli disponibili (reti neurali, modelli di Volterra...) sono o poco accurati o molto costosi, producendo un trade-off tra complessità e accuratezza: è fondamentale migliorare questo trade-off per ottenere un livello sufficiente di prestazioni ad un costo computazionale sostenibile.

Il Dott. Pietro Monsurrò, durante il periodo di Ricercatore a Tempo Determinato di Tipologia B (dal 15/10/2020) ha pubblicato 14 articoli su riviste internazionali, dimostrando la continuità



della produzione scientifica anche dopo l'Abilitazione. Pertanto, si evidenzia una attività di ricerca attiva che è congruente con l'ottimo livello di pubblicazioni della carriera accademica complessiva del Dott. Pietro Monsurrò (Numero totale pubblicazioni su rivista 50, h-index 18).

Inoltre, il Dott. Monsurrò è "Principal investigator" per il seguente progetto di Ateneo:

- "Sviluppo di front-end ATI per digitalizzatori multi-canale a larga banda", n. protocollo RM1221814E9DC09D.

e ha partecipato o partecipa ai seguenti progetti di ricerca finanziati dalla comunità europea:

- TARANTO, TowARds Advanced bicmos NanoTechnology platforms for rf to thz applicatiOns: H2020 –RIA.
- SHIFT, "Sustainable tecHnologies enabllng Future Telecommunication applications", Horizon Europe, KDT JU Call 2021-1, Innovation Actions (IA). Durata: Dicembre 2022 – Novembre 2025.

La Commissione, in base a quanto sopra riportato, giudica l'attività di ricerca del Dott. Pietro Monsurrò durante il periodo svolto in qualità di Ricercatore a Tempo Determinato di Tipologia B pienamente in linea con le declaratorie del SC 09/E3 e del SSD ING-INF/01 e la valuta di ottima qualità.

La Commissione all'unanimità decide pertanto di proporre al Consiglio di Dipartimento di Ingegneria dell'Informazione, Elettronica e Telecomunicazioni della Sapienza Università di Roma la chiamata del Dott. Pietro Monsurrò come Professore Associato per il SSD ING-INF/01, SC 09/E3, ritenendolo pienamente qualificato a svolgere le funzioni didattiche e scientifiche previste per i professori di seconda fascia.

Roma, 13/06/2023

IL PRESIDENTE

(Prof. Giampiero de Cesare)

.....

IL COMPONENTE

(Prof. Antonio d'Alessandro)

.....

IL SEGRETARIO

(Prof. Giuseppe Scotti)

.....