INFORMAZIONI PERSONALI

Riccardo Della Sala

Sesso Maschile | Nazionalità Italiana

Dal 2020

Dottorato di ricerca in Ingegneria Elettronica

Università “La Sapienza” di Roma, Facoltà di Ingegneria dell’Informazione, Informatica e Statistica

Il mio dottorato di ricerca è incentrato sulle primitive crittografiche hardware a basso consumo di risorse fisiche, come ad esempio True Random Number Generators (TRNG) o Physical Unclonable Functions (PUFs) da implementare sia su FPGA che su ASIC. Nel contesto del design analogico, mi occupo di architetture a bassissimo consumo di alimentazione e di potenza (alimentazione ≤ 0.3V), come OTA, Filtri, LNA, Comparatori e Sense Amplifier. Nel contesto delle applicazioni analogico-digitali a bassissima tensione di alimentazione, lavoro su tecniche di controllo per la compensazione dell’offset e del mismatch delle Librerie Standard Cell, in modo da renderle più robuste alle variazioni di processo, tensione e temperatura.

Relatore: Prof. Giuseppe Scotti

2019 - 2020

Laurea Magistrale in Ingegneria Elettronica con votazione 110/110 con Lode

Università “La Sapienza” di Roma, Facoltà di Ingegneria dell’Informazione, Informatica e Statistica

Titolo Tesi: “Studio ed implementazione di PUF analogici e digitali per applicazioni crittografiche”

Relatore: Prof. Giuseppe Scotti

2017-2018

Laurea Triennale in Ingegneria Elettronica con votazione 110/110 con Lode

Università “La Sapienza” di Roma, Facoltà di Ingegneria dell’Informazione, Informatica e Statistica

Titolo Tesi: “Progetto di un filtro passabanda attivo CMOS a bassissimo consumo per applicazioni di neural recording”

Relatore: Prof. Giuseppe Scotti

2014-2015

Diploma di maturità scientifica 88/100

Liceo Scientifico A. Meucci, Via Carroceto, 193/A, 04011 Aprilia LT

COMPETENZE PERSONALI

Lingua madre: Italiano

Altre lingue

	COMPRENSIONE		PARLATO		PRODUZIONE SCRITTA
	Ascolto	Lettura	Interazione	Produzione Orale	
Inglese	C1	C1	C1	C1	C1
	Advanced				

Livelli: A1/A2: Utente base - B1/B2: Utente intermedio - C1/C2: Utente avanzato

Competenze comunicative: Ottime competenze comunicative e interpersonali tra cui rispetto, empatia e chiarezza acquisite tramite anni di insegnamento privato di Fisica, Matematica, Elettronica ed Informatica per studenti Universitari e Liceali.

Competenze organizzative e gestionali: Buone capacità organizzative e gestionali acquisite tramite anni di sport accompagnati da studi scolastici e musica classica. Determinazione, dinamicità e resilienza acquisite tramite anni di sport individuali a livello agonistico come ginnastica artistica maschile e pentathlon moderno. Spirito di gruppo, adattabilità e flessibilità acquisiti tramite anni di pallavolo a livello agonistico.

© European Union, 2002-2018 | europass.cedefop.europa.eu

PUBBLICAZIONI SCIENTIFICHE

Competenze professionali

- Progettazione Spice, e conoscenza di tool industriali per la realizzazione di circuiti integrati, come Orcad e Cadence Virtuoso.
- Progettazione digitale su schede FPGA Xilinx tramite l'utilizzo di Xilinx ISE o Vivado.
- Conoscenza approfondita di interfacce SPI.
- Conoscenza approfondita dell'architettura interna delle schede FPGA Xilinx.
- Progettazione HDL con l'utilizzo di tool free come GHDL, GTKWAVE, Iverilog.
- Programmazione C, C++, Bash, Python, Matlab, VHDL, Verilog, TCL.
- Progettazione e assemblaggio di PC desktop con conoscenza approfondita della componentistica hardware e capacità di diagnostica e risoluzione di problemi hardware e software per sistemi operativi Windows, Linux.

Publications

[1] R. Della Sala, F. Centurelli and G. Scotti, "A Novel Differential to Single-Ended Converter for Ultra-Low-Voltage Inverter-Based OTAs," in IEEE Access, vol. 10, pp. 98179-98190, 2022.

[2] R. Della Sala, D. Bellizia and G. Scotti, "High-Throughput FPGA-Compatible TRNG Architecture Exploiting Multistimuli Metastable Cells," in IEEE Transactions on Circuits and Systems I: Regular Papers, 2022.

[3] R. Della Sala, F. Centurelli and G. Scotti, "Enabling ULV Fully Synthesizable Analog Circuits: the BA Cell, a Standard-Cell-Based Building Block for Analog Design," in IEEE Transactions on Circuits and Systems II: Express Briefs, 2022.

[4] R. Della Sala, F. Centurelli, P. Monsurrò and G. Scotti (2022), "Sub-μW Front-End Low Noise Amplifier for Neural Recording Applications," 2022 17th Conference on Ph.D Research in Microelectronics and Electronics (PRIME), pp. 305-308.

[5] R. Della Sala and G. Scotti (2022), "The DD-Cell: a Double Side Entropic Source exploitable as PUF and TRNG," 2022 17th Conference on Ph.D Research in Microelectronics and Electronics (PRIME), pp. 353-356.

[6] R. Della Sala, F. Centurelli, P. Monsurrò and G. Scotti (2022), "High-efficiency 0.3V OTA in CMOS 130nm technology using current mirrors with gain," 2022 17th Conference on Ph.D Research in Microelectronics and Electronics (PRIME), pp. 69-72.

[7] Centurelli, F.; Della Sala, R.; Scotti, G. (2022) "A Standard-Cell-Based CMFB for Fully Synthesizable OTAs", J. Low Power Electron. Appl. 12, 27.

[8] Della Sala, R., Bellizia, D., & Scotti, G. (2022). "A Lightweight FPGA compatible weak-PUF primitive based on XOR gates", IEEE Transactions on Circuits and Systems II: Express Briefs.

[9] Centurelli, F., Della Sala, R., Monsurrò, P., Scotti, G., & Trifiletti, A. (2022) "A Tree-Based Architecture for High-Performance Ultra-Low-Voltage Amplifiers". Journal of Low Power Electronics and Applications.

[10] Centurelli, F., Della Sala, R., Monsurró, P., Tommasino, P., & Trifiletti, A. (2022) "An ultra-low-voltage class-AB OTA exploiting local CMFB and body-to-gate interface". AEU-International Journal of Electronics and Communications, 145, 154081.

[11] Della Sala, R., Bellizia, D., & Scotti, G. (2021). "A Novel Ultra-Compact FPGA-compatible TRNG Architecture exploiting Latched Ring Oscillators", *IEEE Transactions on Circuits and Systems II: Express Briefs*.

[12] Della Sala, R., Bellizia, D., & Scotti, G. (2021). "A novel ultra-compact fpga puf: The dd-puf", Cryptography, 5(3), 23.

[13] Bellizia, D., Della Sala, R., & Scotti, G. (2021). "SC-DDPL as a Countermeasure against Static Power Side-Channel Attacks", *Cryptography*, *5*(3), 16.

[14] Centurelli, F., Della Sala, R., Monsurrò, P., Scotti, G., & Trifiletti, A. (2021). "A 0.3 V rail-to-rail ultra-low-power OTA with improved bandwidth and slew rate". Journal of Low Power Electronics and Applications, 11(2), 19.

[15] Centurelli, F., Della Sala, R., Monsurrò, P., Scotti, G., & Trifiletti, A. (2021). "A Novel OTA Architecture Exploiting Current Gain Stages to Boost Bandwidth and Slew-Rate". Electronics, 10(14), 1638.

[16] Centurelli, F., Sala, R. D., Scotti, G., & Trifiletti, A. (2021). "A 0.3 V, Rail-to-Rail, Ultralow-Power, Non-Tailed, Body-Driven, Sub-Threshold Amplifier", Applied Sciences, 11(6), 2528.

[17] Riccardo Della Sala, Pietro Monsurrò, Giuseppe Scotti, Alessandro Trifiletti: "Area-Efficient Low-Power Bandpass Gm-C Filter for Epileptic Seizure Detection in 130nm CMOS", 2019 26th IEEE International Conference on Electronics, Circuits and Systems (ICECS), 27-29 Nov. 2019.